

Revisiones	Fecha	Comentarios
0	8/6/03	
1	30/10/03	Corrección GP3 y GPIO vs comparador

Comentamos acerca de cómo migrar aplicaciones basadas en la familia PIC12C5xx a PIC12F629, incluímos diferencias de software, hardware y soporte de programación.

La familia 12C5xx está compuesta por dispositivos de 8 pines de 4MHz con 25 ó 41 bytes de RAM, 5 I/O + 1 entrada, 512 ó 1024 words de EPROM de programa, timer, y los CE51x con 16 bytes de EEPROM. Proponemos migrar a PIC12F629, con 1K flash de programa, 64 bytes RAM, 128 bytes EEPROM, 2 timers y operación hasta 20MHz.

Hardware

El PIC 12F629 es compatible pin a pin con los 12C5xx, no debería ser necesario realizar modificaciones en el hardware que hoy usa 12C5xx para que funcione con 12F629. No obstante, incorpora una serie de características nuevas que deberán ser tenidos en cuenta dado que algunos módulos comparten los pines para su conexión con el mundo exterior.

Las nuevas características son:

- Interrupciones (arquitectura midrange)
- Comparador
- Timer1 (16 bit)
- Brown-out detection

El GPIO dispone de IOC (interrupt on change), que permite generar una interrupción al detectar un cambio en uno de los pines, y weak pull-ups.

El módulo comparador es un comparador analógico, sus entradas compartidas con GPIO y su salida observable en un SFR. Dispone de una referencia de tensión interna, que puede conectarse internamente a una de sus entradas.

El Timer 1 es un contador de 16-bits que puede contar sincrónica o asincrónicamente, con reloj interno o externo, y puede interrumpir al procesador cuando desborda (overflow interrupt). Posee además un oscilador independiente que comparte los pines con el GPIO, diseñado para funcionar con un cristal de 32,768KHz.

El oscilador interno funciona a 4MHz (+-1%), y el oscilador a cristal soporta cristales de hasta 20MHz, resultando en un incremento de 5 veces la performance sobre los 12C5xx.

Software

El GPIO comparte sus pines con el comparador, esto debe ser tenido en cuenta a fin de seleccionar correctamente el registro COMCON si se utilizan GP0,1,2.

Se trata de arquitecturas diferentes, por lo que deberá portarse las aplicaciones, corrigiendo eventuales conflictos en el mapa de memoria y modelo de programación. El 12F629 incorpora un hardware stack de 8 niveles, 6 más que los 12C5xx, dado que esta arquitectura soporta interrupciones. Esto ocasiona además que la dirección 04 en memoria de programa sea el punto de inicio de la rutina de interrupciones.

La memoria flash de programa sustituye a la EPROM/OTP, con las consiguientes ventajas, teniendo una capacidad de 1024 palabras. La memoria EEPROM es funcionalmente diferente, ya que el 12F629 implementa la EEPROM standard de la serie midrange. La RAM dispone ahora de 64 bytes, para uso general, no obstante, como veremos, se accede de forma diferente.

Una diferencia fundamental en el modelo de programación es que los 12C5xx tienen un ancho de palabra de programa de 12-bits, mientras que los 12F629 la tienen de 14-bits. Esto genera una diferencia fundamental en el direccionamiento de memoria. En los 12C5xx, el PC es de 12-bits, pero solamente está implementado un espacio de 1Kword (10-bits). Ante una operación de modificación del PC, 8 ó 9 bits se toman de la instrucción

CTC-002, Migración de PIC 12C508,509,CE518,CE519 a 12F629

(CALL o GOTO respectivamente) y el décimo bit (PA0) se toma del STATUS register. Los 12F629, por el contrario, emplean un PC de 13-bits (también sólo 1Kword implementado) característico de la serie midrange, donde la instrucción provee 8 ó 11 bits (PC destination/CALL-GOTO respectivamente) y el resto se obtiene del registro PCLATH. El mayor ancho de palabra permite que las operaciones de CALL o GOTO puedan hacerse dentro de todo el espacio de memoria.

En cuanto a la RAM, los 12C5xx direccionan 32 bytes (SFR+GPR), recurriendo los 12C5x9 al bit 5 del FSR para paginar 15 bytes adicionales en la zona alta. El FSR se utiliza tanto para direccionamiento directo como indirecto. Los 12F629 emplean la arquitectura midrange, direccionando 128 bytes y paginando mediante el bit RP0 del STATUS register, el FSR se utiliza sólo para direccionamiento indirecto.

En cuanto al set de instrucciones, el 12F629 recomienda no utilizar las instrucciones OPTION y TRIS sino reemplazarlas por MOVWF OPTION y MOVWF TRIS respectivamente. Además, agrega cuatro nuevas instrucciones: ADDLW/SUBLW (sumar/restar constante a W), RETFIE (retorna de interrupción) y RETURN (retorna de subrutina sin afectar W). Los opcodes son diferentes dado que se trata de anchos de palabra distintos.

Hemos sintetizado la gran diferencia en cuanto a arquitectura de ambas familias, para mayor detalle se recomienda la lectura de las correspondientes hojas de datos y el Midrange MCU family Reference Manual

Programación

El PIC 12F629 se programa de forma diferente al 12C5xx, por lo cual requiere que el PICStart Plus tenga revisión de firmware 3.11 o superior; y el ProMate II deberá ser revisión 5.80 o superior.

Además, soporta programación serie, por lo que puede ser programado en circuito.

Diferencias eléctricas

Ambas familias pueden funcionar a 3 ó 5V, las especificaciones eléctricas son diferentes dado que se trata de dispositivos diferentes, pero resultan en la mayoría de los casos funcionalmente equivalentes. Se recomienda la lectura de las correspondientes hojas de datos para detalles más específicos.